

## Pakiet 68000

### Funkcja pakietu w systemie

Pakiet procesora 68000 jest modulem aktywnym. Zawiera on 32-bitowy mikroprocesor typu MC68000 oraz niezbędne układy logiki i bufory. Pakiet posiada 24-bitową szynę adresową i 16-bitową szynę danych; może on współpracować z modułami biernymi o 8- lub 16-bitowej szynie danych. Pakiet jest wyposażony w układ pracy krokowej procesora.

Struktura sygnałów sterujących procesora MC68000 definiuje logiczny standard szyny systemu.

### Struktura pakietu

W pakiecie 68000 można wyróżnić następujące moduły:

- procesor z układami logiki,
- układy inicjacji działania procesora i pracy krokowej,
- układy logiki przerwań,
- bufory szyny procesora.

**Blok procesora** zawiera:

- mikroprocesor MC68000 (U8),
- układ generacji sygnału synchronizacji procesora i systemu,
- inwerter typu 7404 (U11F), generujący sygnał -DDIN sterujący kierunkiem przepływu danych przez bufory szyny.

**Blok inicjacji procesora i pracy krokowej** zawiera:

- generator sygnałów -RESET i -HALT procesora wyzwalany przy włączeniu zasilania lub uaktywnieniu linii -RESET szyny systemu,
- układ pracy krokowej blokujący sygnały -DTACK i -BERR, sygnalizujące procesorowi gotowość systemu do zakończenia cyklu transmisji.

**Blok logiki przerwań** zawiera:

- układ enkodera priorytetowego typu 74148 (U9), generujący 3-bitowy numer poziomu przerwania dla procesora,
- generator sygnału cyklu potwierdzenia przyjęcia przerwania -INTA, zawierający bramkę NAND typu 7420 (U13A) oraz bramkę OC typu 7417 (U14C); sygnał -INTA może zostać wyprowadzony na szynę systemu lub wykorzystany do spowodowania automatycznej generacji numeru przerwania przez procesor.

**Blok buforów** zawiera 2 układy typu 74245 (U2, U3) buforujące szynę danych oraz 4 układy typu 74541 (U1, U6, U5, U4), służące do buforowania szyny adresowej i trójstanowych linii sterowania transmisją.

### Ustalone połączenia z szyną systemu

**Szyna adresowa A1÷A23** procesora jest połączona z liniami A1÷A23 szyny systemu za pośrednictwem układów typu 74541. Linia adresowa A0 systemu ma stan "0" podłączony przez jeden z w/w układów 74541.

**Szyna danych D0÷D15** procesora jest połączona z liniami D0÷D15 szyny systemu za pośrednictwem układów typu 74245.

**Sygnały sterujące -AS, R/W, -LDS, -UDS** są dołączone odpowiednio do linii T0÷T3 za pośrednictwem układu 74541.

**Sygnał synchronizujący CLK** jest doprowadzony do linii CLK szyny.

**Linia -DTACK** procesora jest sterowana z linii OC0 szyny.

**Linia -BERR** procesora jest sterowana z linii OC1 szyny.

**Wejścia enkodera poziomów przerwań** odpowiadające zgłoszeniom przerwań o poziomach 1, 3, 5 i 7 są połączone odpowiednio z liniami OC4÷OC7 szyny systemu.

**Linie -RESET, -SMODE i -STEP** pakietu są połączone z liniami szyny systemu o tych samych nazwach.

### Możliwości konfiguracji

(I-wejście, O-wyjście, Z-wysoka impedancja, OC-otwarty kolektor, PWR-zasilanie, X-linia niezdefiniowana)

**Łączówka JP1** służy do konfiguracji układu przerwań pakietu.

Nr	Nazwa	Typ	Układ	Funkcja
1	-INTA	O/Z	17	sygnalizacja cyklu identyfikacji przerwania
2	-VPA	I	MC68000	żądanie synchronicznego cyklu transmisji lub generacji numeru przerwania
3	-I2	O	LS148	wyjście numeru poziomu przerwania
4	-IPL2	I	MC68000	wejście numeru poziomu przerwania
5	-I1	O	LS148	wyjście numeru poziomu przerwania
6	-IPL1	I	MC68000	wejście numeru poziomu przerwania
7	-I0	O	LS148	wyjście numeru poziomu przerwania
8	-IPL0	I	MC68000	wejście numeru poziomu przerwania

**Łączówka JP3** udostępnia sygnały generowane przez procesor i sygnały sterujące, które mogą być wykorzystane przez użytkownika po wyprowadzeniu ich na szynę systemu.

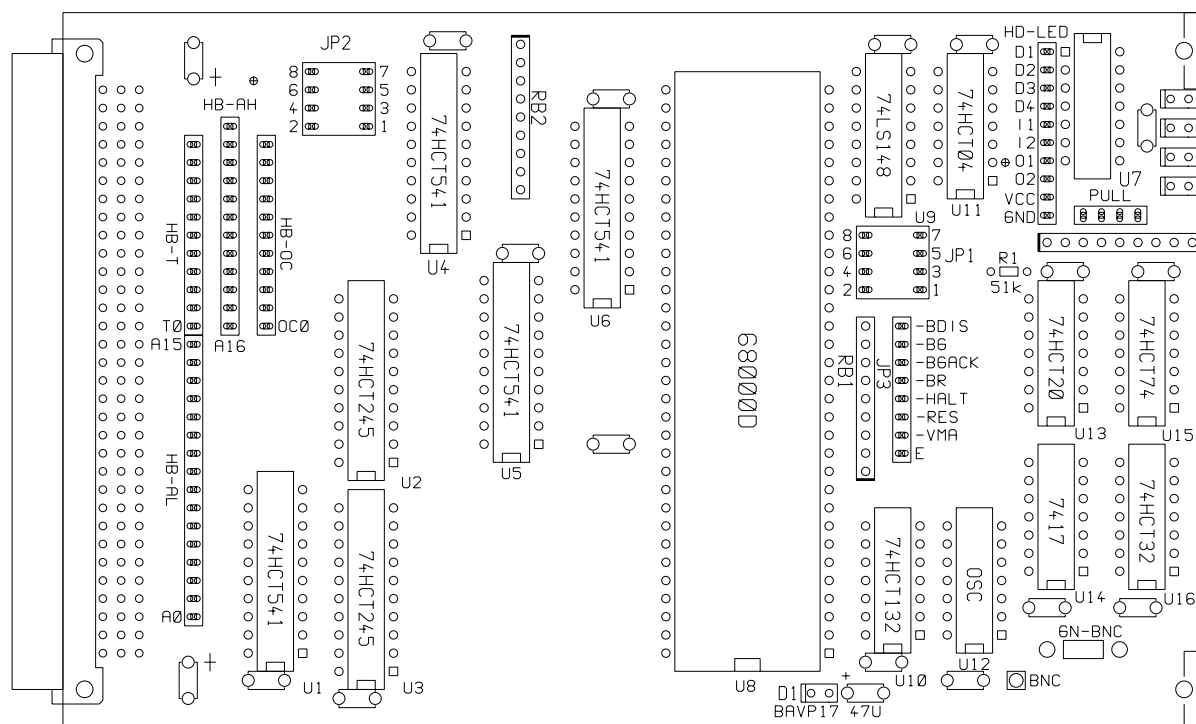
Nr	Nazwa	Typ	Układ	Funkcja
1	-BDIS	I/C	HCT132	żądanie odcięcia buforów szyny
2	-BG	O	MC68000	potwierdzenie zwolnienia szyny przez procesor
3	-BGACK	I/C	MC68000	potwierdzenie przejścia szyny
4	-BR	I/C	MC68000	żądanie zwolnienia szyny przez procesor
5	-HALT	I/O	MC68000	wejście/wyjście zatrzymania procesora
6	-RES	I/O	MC68000	wejście/wyjście sygnału inicjacji systemu
7	-VMA	O	MC68000	wyjście sygnalizacji cyklu synchronicznego
8	E	O	MC68000	wyjście sygnału synchronizacji transmisji

**Łączówka JP2** pozwala na doprowadzenie do linii T5÷T7 szyny systemowych dowolnych sygnałów z pakietu. Mogą to być np. buforowane przez układ typu 74541 sygnały wyjściowe procesora -VMA, FC0, FC1, FC2.

Nr	Nazwa	Typ	Układ	Funkcja
1	-VMA	O/Z	HCT541	sygnał strobujący cyklu synchronicznego
2	T7	I/O/Z	X1C	linia szyny systemu
3	FC2	O/Z	HCT541	linia wyboru przestrzeni adresowej
4	T6	I/O/Z	X1C	linia szyny systemu
5	FC1	O/Z	HCT541	linia wyboru przestrzeni adresowej
6	T5	I/O/Z	X1C	linia szyny systemu
7	FC0	O/Z	HCT541	linia wyboru przestrzeni adresowej
8	T4	I/O/Z	X1C	linia szyny systemu

### Złącza zewnętrzne

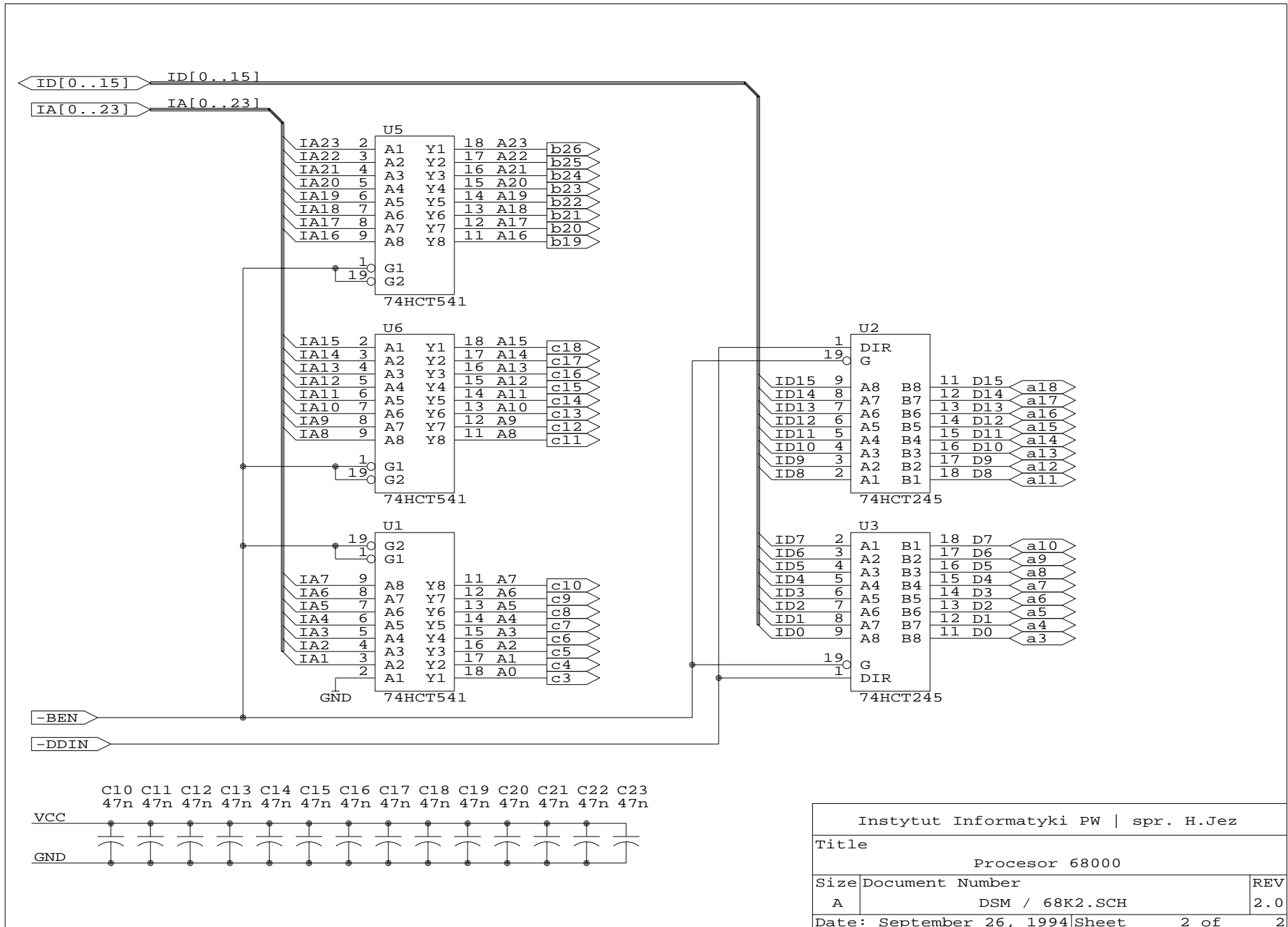
Pakiet nie posiada złączy zewnętrznych.



Rys. 8-1. Rozłożenie elementów na module DSM 68000.



Rys. 8-3. Schemat ideowy modułu DSM 68000 (arkusz 2 z 2).



Instytut Informatyki PW   spr. H.Jez		
Title		
Procesor 68000		
Size	Document Number	REV
A	DSM / 68K2.SCH	2.0
Date: September 26, 1994	Sheet	2 of 2