

Pakiet Z80DART

Funkcja pakietu w systemie

Pakiet Z80DART jest modułem szeregowego wejścia/wyjścia, współpracującym z 8-bitową szyną danych. Pakiet zawiera układy umożliwiające wykorzystanie 2 kanałowego asynchronicznego łącza szeregowego w standardzie RS-232C.

Jako moduł bierny, pakiet Z80DART odpowiada na cykle transmisji realizowane przez moduły czynne (procesor, sterownik DMA, monitor szyny). Użytkownik musi zapewnić właściwe dekodowanie układu i wytworzenie sygnałów zapisu i odczytu na podstawie strobów dostępu generowanych przez moduł aktywny. W gestii użytkownika pozostaje również zapewnienie sygnalizacji gotowości modułu do zakończenia cyklu transmisji.

Struktura pakietu

W skład pakietu Z80DART wchodzi następujące bloki:

- zespół łączówki,
- zespół dekodera,
- sterownik scalony Z80DART,
- generator zegarów transmisji,
- bufony łącza,
- dodatkowa podstawka.

Dwa pierwsze bloki są identyczne dla wszystkich modułów biernych systemu DSM i zostały opisane w dokumencie "**Część stała pakietów**".

Pakiet nie zawiera układów sterujących; sterowanie pozostaje pod pełną kontrolą użytkownika. Szyna danych nie jest buforowana. Buforowanie innych sygnałów szyny pozostaje pod kontrolą użytkownika.

Generator zegarów transmisji jest zbudowany z scalonego oscylatora (U13) i 4-bitowego asynchronicznego licznika binarnego 74HCT93 (U14), pracującego jako dzielnik częstotliwości, o połączonym wejściu A do oscylatora oraz wyjściem QA połączonym z wejściem B; typowe częstotliwości transmisyjne są uzyskiwane z częstotliwości podstawowej (nominalnie 2.4576 MHz) z wyjść licznika U14.

Bufory łącza: sposób buforowania linii łącza jest przedstawiony w tabeli.

Nazwa linii	Typ	Układ	Nr
TXDA,RTSA,DTRA	O	1488	U9
RXDA,CTSA,DCDA,RIA	I	1489	U11
TXDB,RTSB,DTRB	O	1488	U10
RXDB,CTSB,DCDB,RIB	I	1489	U12

Ustalone połączenia z szyną systemu

Następujące połączenia są wykonane w postaci ścieżek obwodu drukowanego:

- linie zasilania (+5V, +12V, -12V) i masy,
- linie danych D0÷D7,
- linie priorytetu szeregowego przerwania IEI z PCI, IEO z PCO,
- linia zegara systemu CLK,
- linia inicjacji działania systemu -RESET.

Możliwości konfiguracji

(I-wejście, O-wyjście, Z-wysoka impedancja, OC-otwarty kolektor, PWR-zasilanie, X-linia niezdefiniowana)

Łączówka HDA-1 grupuje sygnały związane z komunikacją pomiędzy sterownikiem MMszyną systemu.

Nr	Nazwa	Typ	Układ	Funkcja
1	-CE	I	Z80DART	linia wyboru układu
2	-M1	I	Z80DART	sygnalizacja cyklu maszynowego M1
3	-IORQ	I	Z80DART	strob współpracy z układami we/wy
4	-RD	I	Z80DART	strob odczytu danych
5	CS0	I	Z80DART	linia wyboru kanału
6	CS1	I	Z80DART	linia wyboru kanału
7	-INT	OC	Z80DART	zgłoszenie przerwania
8	IEI	I	Z80DART	zezwolenie na generację przerwań

Łączówka HDA-2 grupuje sygnały wyjściowe dzielnika częstotliwości oscylatora oraz sygnały zegarowe do transmisji.

Nr	Nazwa	Typ	Układ	Funkcja
1	QA	O	74HCT93	dzielnik przez 2
2	QB	O	74HCT93	dzielnik przez 4
3	QC	O	74HCT93	dzielnik przez 8
4	QD	O	74HCT93	dzielnik przez 16
5	UCLKA	I	Z80DART	zegar kanału A
6	UCLKB	I	Z80DART	zegar kanału B

Łączówka HDA-A grupuje sygnały łącza szeregowego kanału A o poziomach TTL i sygnał gotowości do transmisji blokowej z CPU/DMA. *UWAGA! Napisy na płycie drukowanej mają pominięte początkową literę U i końcową literę A nazwy sygnału ze względu na bliskość sąsiednich elementów. Nie dopuszczać do zwierania końcówek przewodów montażowych z sąsiadującymi wyprowadzeniami układu U9.*

Nr	Nazwa	Typ	Układ	Funkcja
1	UDCDA	I	Z80DART	odblokowanie odbiornika
2	URXDA	I	Z80DART	wejście danych szeregowych
3	UTXDA	O	Z80DART	wyjście danych szeregowych
4	UR TSA	O	Z80DART	żądanie rozpoczęcia nadawania
5	WRDYA	OC/O	Z80DART	transmisja blokowa CPU/DMA
6	URIA	I	Z80DART	sygnał początku transmisji
7	UDTRA	O	Z80DART	programowalne wyjście binarne
8	UCTSA	I	Z80DART	odblokowanie nadajnika

Łączówka HDA-B grupuje sygnały łącza szeregowego kanału B o poziomach TTL i sygnał gotowości do transmisji blokowej z CPU/DMA. *UWAGA! Napisy na płycie drukowanej mają pominięte początkową literę U i końcową literę B nazwy sygnału ze względu na bliskość sąsiednich elementów. Nie dopuszczać do zwierania końcówek przewodów montażowych z sąsiadującymi wyprowadzeniami układu U10.*

Nr	Nazwa	Typ	Układ	Funkcja
1	UDCDB	I	Z80DART	odblokowanie odbiornika
2	URXDB	I	Z80DART	wejście danych szeregowych
3	UTXDB	O	Z80DART	wyjście danych szeregowych
4	URTSB	O	Z80DART	żądanie rozpoczęcia nadawania
5	WRDYB	OC/O	Z80DART	transmisja blokowa CPU/DMA
6	URIB	I	Z80DART	sygnał początku transmisji
7	UDTRB	O	Z80DART	programowalne wyjście binarne
8	UCTSB	I	Z80DART	odblokowanie nadajnika

(U15) z podłączonym zasilaniem i masą. Wszystkie wyprowadzenia podstawki są zaopatrzone w gniazda do prowadzenia połączeń. Podstawka ta może być wykorzystana do budowy układów sterujących lub buforujących.

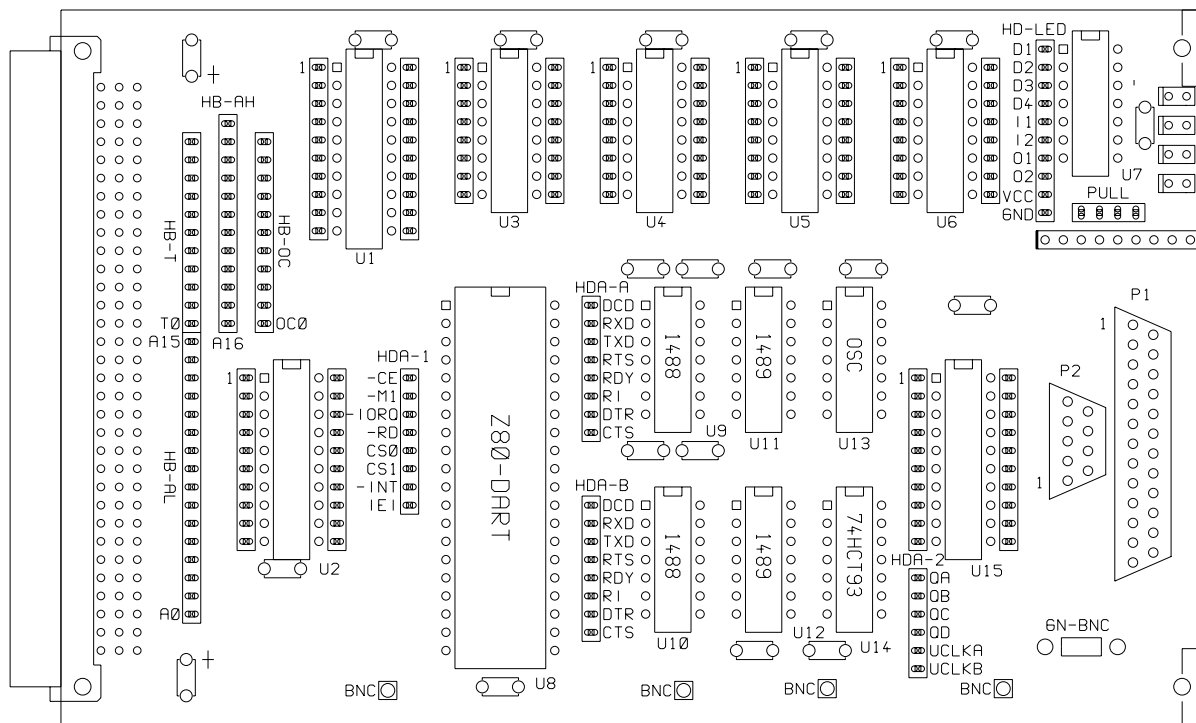
Złącza zewnętrzne

Pakiet posiada dwa złącza zewnętrzne: wtyk szufladowy ELTRA-25 (typ 87102503) o nazwie P1 (kanał A) oraz wtyk szufladowy ELTRA-9 (typ 87100901) o nazwie P2 (kanał B). Złącze P1 jest dołączone bezpośrednio do podstawek U9 i U11, złącze P2 jest bezpośrednio dołączone do podstawek U10 i U12, obydwa złącza wyprowadzają podzbiór sygnałów łącza RS-232C (brak sygnału DSR). Z uwagi na rodzaj i sposób okablowania złącza pakiet pracuje w obydwu kanałach jako urządzenie końcowe transmisji danych (typu DTE). Rozmieszczenie linii sygnałowych jest przedstawione w tabelach.

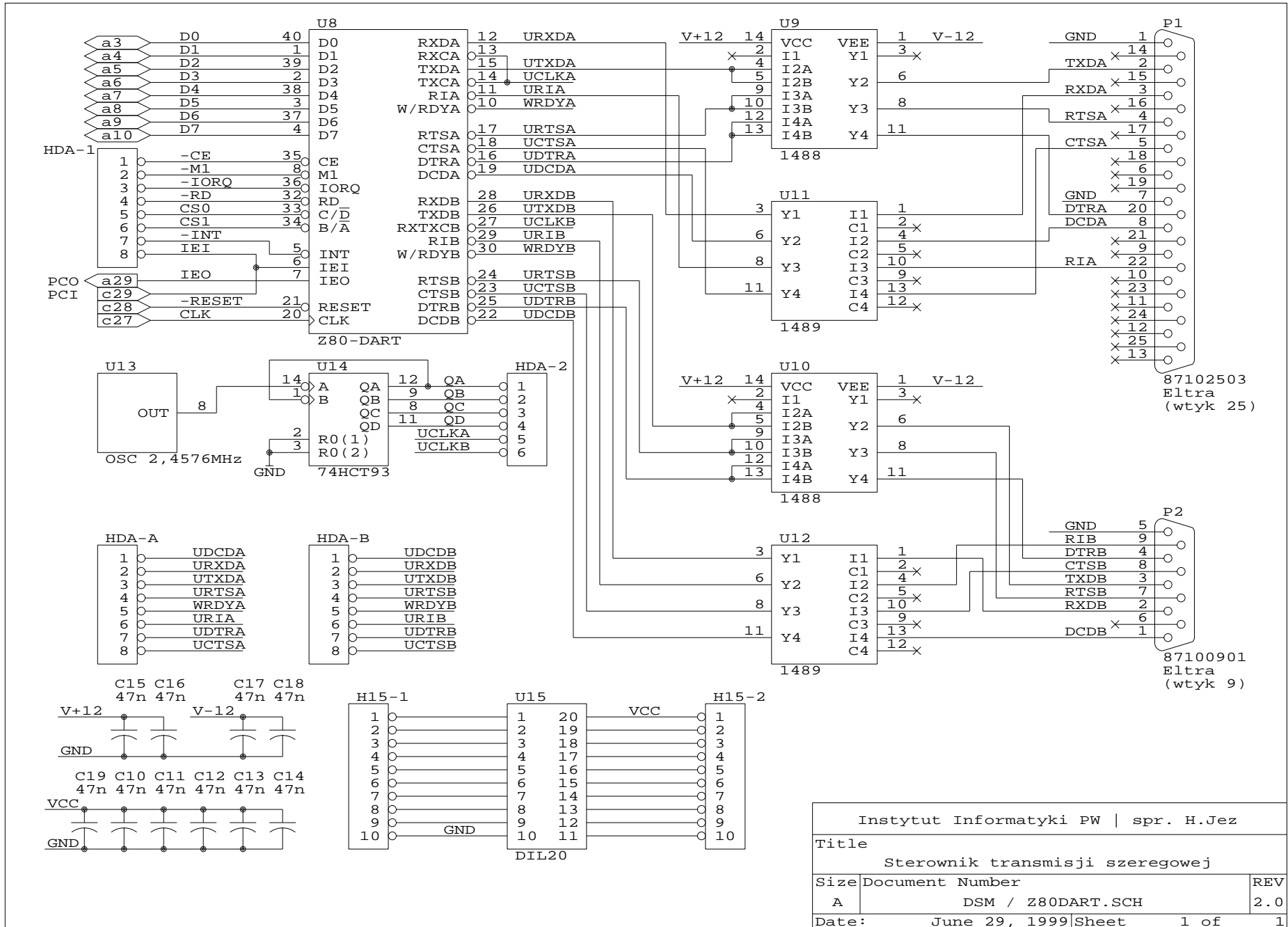
Nazwa	Nr	Nr	Nazwa
GND	1	14	
TXDA	2	15	
RXDA	3	16	
RTSA	4	17	
CTSA	5	18	
	6	19	
GND	7	20	DTRA
DCDA	8	21	
	9	22	RIA
	10	23	
	11	24	
	12	25	
	13	złącze P1	

Nazwa	Nr	Nr	Nazwa
DCDB	1	6	
RXDB	2	7	RTSB
TXDB	3	8	CTSB
DTRB	4	9	RIB
GND	5	złącze P2	

Pozostałe łączówki wchodzi w skład części stałej pakietu. Dodatkowo na pakiecie jest zainstalowana 1 podstawka DIL20



Rys. 19-1. Rozłożenie elementów na module DSM Z80DART.



Instytut Informatyki PW spr. H.Jez		
Title		
Sterownik transmisji szeregowej		
Size	Document Number	REV
A	DSM / Z80DART.SCH	2.0
Date:	June 29, 1999	Sheet 1 of 1