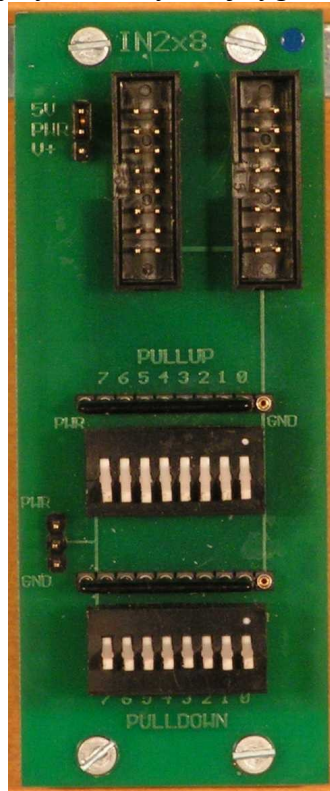


030_IN2x8

Moduł zawiera dwa 8-pozycyjne przełączniki, umożliwiające zadawanie 16 wartości logicznych, które mogą być podane na wejścia innych modułów poprzez dwa złącza typu port. Konstrukcja modułu umożliwia zmianę charakterystyki elektrycznej sygnałów wyjściowych.



Schemat

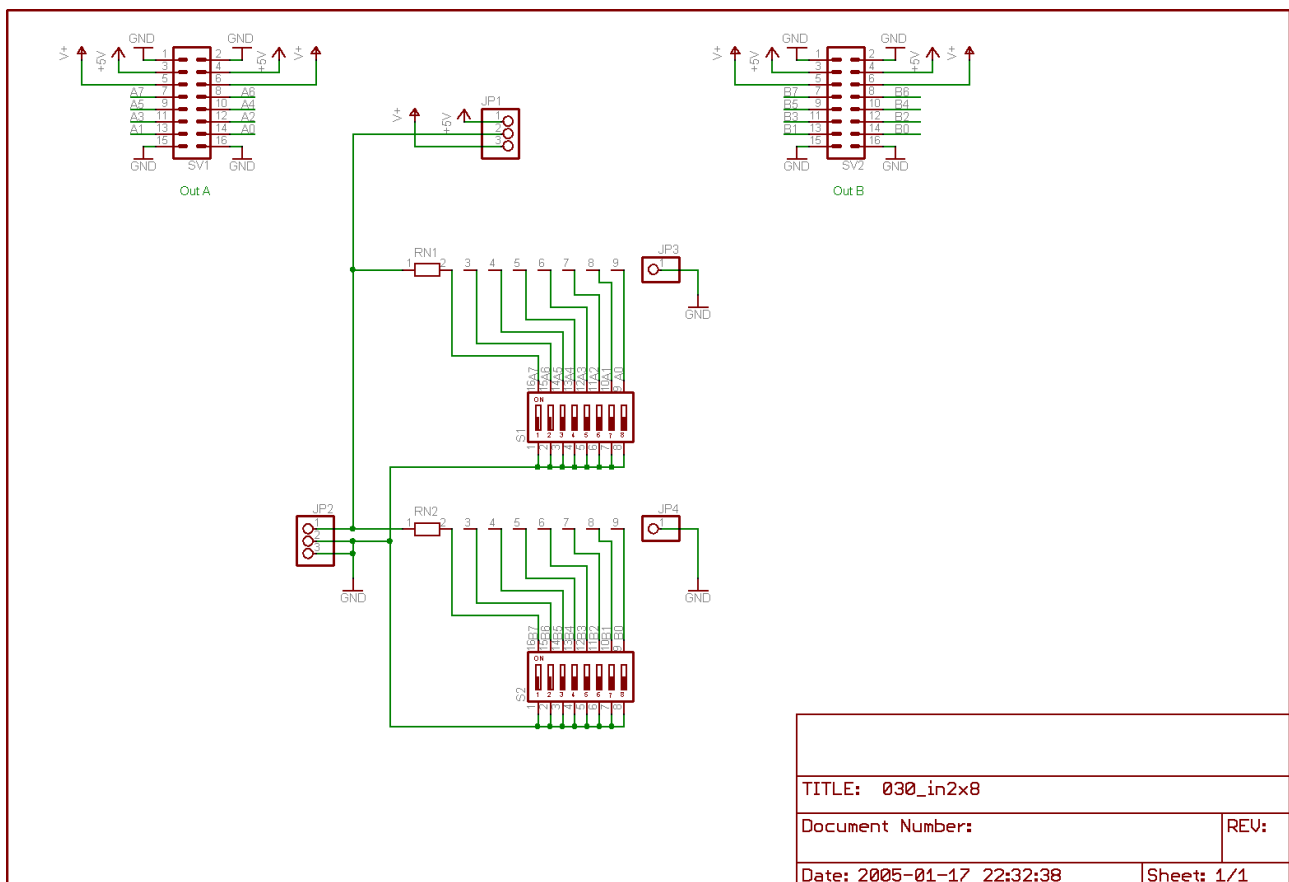
Dwa 8-pozycyjne przełączniki DIP służą do zadawania wartości wyjściowych. Zwora JP1 umożliwia wybór napięcia dla poziomu wysokiego pomiędzy +5V i V+.

W podstawowej konfiguracji modułu pozycji otwartej przełącznika odpowiada stan wysoki, a pozycji zamkniętej – stan niski. Stan wysoki wyjścia jest wymuszony przez rezystor hybrydowy. Rezystor ten może zostać usunięty jeśli układ, do którego dołączone jest wyjście zapewnia podciąganie wejść.

Moduł nie ma oddzielnego wejścia zasilania – jest on zawsze zasilany z modułu nadrzędnego, z którym jest połączony.

Wyjście z lewej strony modułu jest sterowane przez górny przełącznik, a wyjście z prawej strony przez przełącznik dolny. Waga bitów jest naturalna - bardziej znaczące bity są sterowane przez pozycje przełącznika położone z lewej strony, zgodnie z podpisem na płytce drukowanej.

Zwora JP2 wraz ze złączami JP3 i JP4 umieszczonymi przy podstawkach rezystorów hybrydowych umożliwia odwrócenie stanów logicznych wyjść. W podstawowym wykonaniu modułu zwora nie jest montowana, a napięcie wyjściowe jest ustawione na stałe na 5V poprzez połączenie w obwodzie drukowanym. Przed zamontowaniem zwory należy przeciąć ścieżkę łączącą styki 2 i 3. Możliwe jest skonfigurowanie pakietu w taki sposób, że pozycji otwartej będzie odpowiadał stan niski, a zamkniętej – wysoki. W tym celu należy przełożyć zworę JP2 z pozycji GND do pozycji PWR oraz obrócić rezystory hybrydowe tak, aby ich wspólna końcówka znalazła się w gnieździe podstawki oznaczonym GND (JP3 i JP4), a gniazdo podstawki rezystora oznaczone PWR było puste.



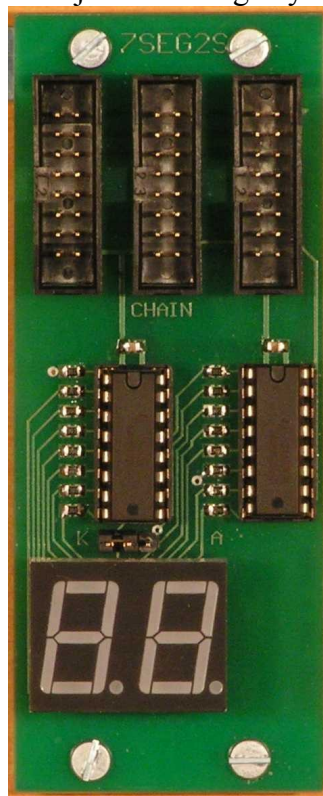
Uwagi

Moduł zawiera błędne napisy “pulldown” i “pullup” odziedziczone po projekcie innego modułu - do poprawienia w nowej wersji.

040_7SEG2S

Opis ogólny

Moduł zawiera podwójny wyświetlacz 7-segmentowy sterowany statycznie z wyjść połączonych kaskadowo rejestrów przesuwających z wejściem szeregowym typu 595.

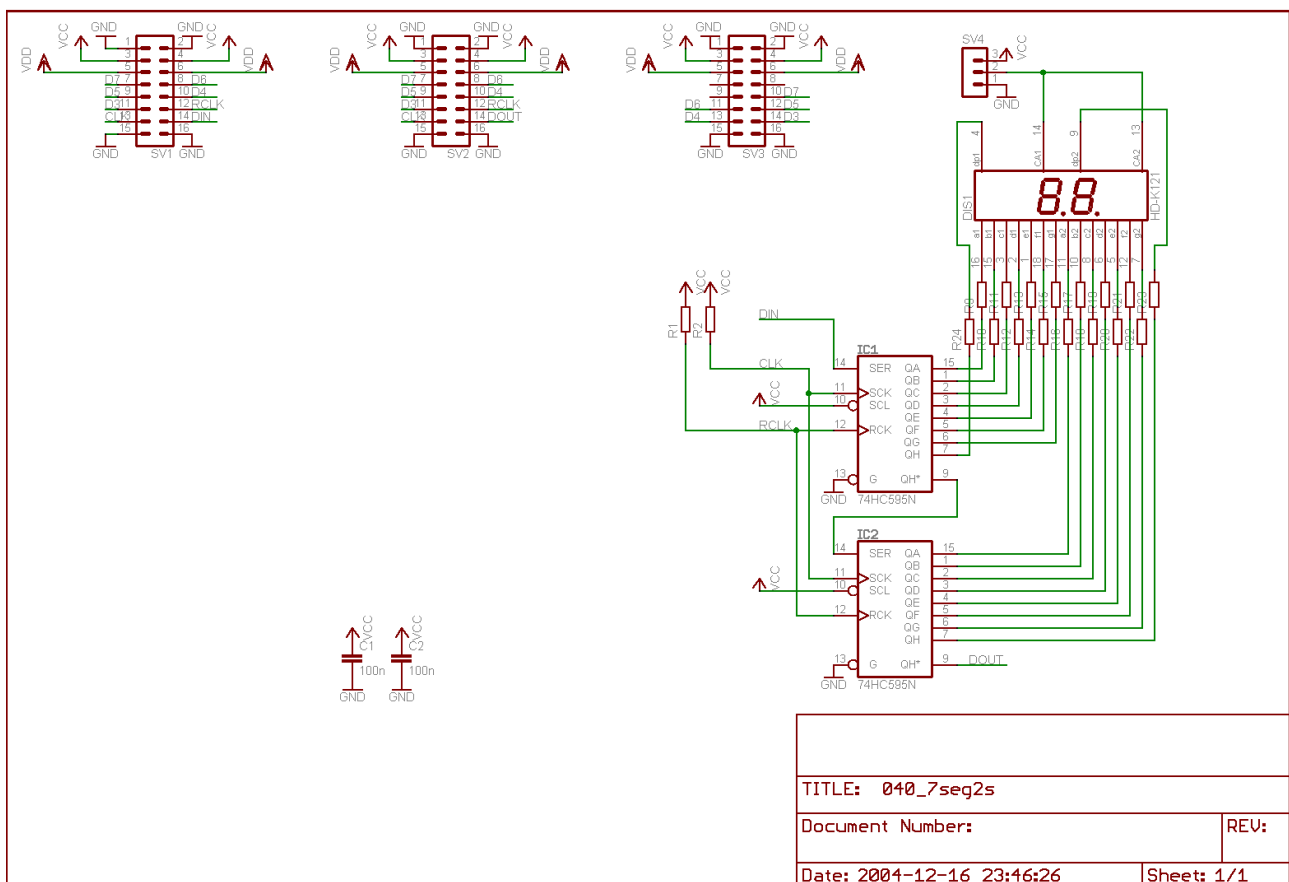


Schemat

Dwa rejestry z wejściami szeregowymi 595 (IC1, IC2) są połączone szeregowo. Wyjścia równoległe rejestrów sterują segmentami dwóch cyfr, po jednym rejestrze na cyfrę.

W module mogą być użyte wyświetlacze ze wspólną katodą lub ze wspólną anodą. Sterowanie wspólnej elektrody jest przełączane zworą SV4 umieszczoną nad wyświetlaczem. Pozycje zwory są zaznaczone na płytce drukowanej literami A i K.

W przypadku zastosowania wyświetlacza ze wspólną anodą poziomem aktywnym dla segmentu jest 0, a dla wyświetlacza ze wspólną katodą – 1.



Złącza

Moduł jest wyposażony w trzy złącza. Pierwsze z nich (SV1) służy do połączenia modułu z modułem nadrzędnym. Drugie złącze (SV2), oznaczone na płytce napisem CHAIN, służy do kaskadowania modułów w celu uzyskania wyświetlacza o większej liczbie cyfr. Dołączając drugi moduł tego samego typu możemy zwiększyć liczbę cyfr wyświetlacza.

Trzecie złącze (SV3) służy do dołączenia innych modułów. Linie D0..4 tego złącza są połączone z liniami D3..7 złącz SV1 i SV2.

Zastosowanie

Moduł posiada trzy wejścia: linię danych DIN, zegara rejestru szeregowego CLK i zegara rejestru równoległego RCLK. W celu wyświetlenia danej na wyświetlaczu należy najpierw wprowadzić szeregowo po linii DIN 16 bitów odpowiadających stanowi segmentów dwóch pozycji (pierwszy bit odpowiada segmentowi A drugiej cyfry, a ostatni – segmentowi H, czyli kropce, pierwszej cyfry). Bity danych są taktowane narastającym zboczem sygnału CLK. Następnie należy podać narastające zbocze na wejście RCLK. Spowoduje to przepisanie zawartości rejestru SIPO do rejestru wyjściowego i zmianę wyświetlanego obrazu.

Oba wejścia zegarowe mogą zostać zwarte (poza modułem lub przewodem na złączu SV2). W takim przypadku ostateczna zmiana obrazu następuje po 17-tym zboczach zegara, a w trakcie wprowadzania danych zawartość wyświetlacza będzie się zmieniała przy każdym zboczach zegara. Z rozwiązania tego można korzystać, gdy układ sterujący nadaje kolejne bity danych z dużą częstotliwością, ograniczającą możliwość zauważenia stanów przejściowych na wyświetlaczu.