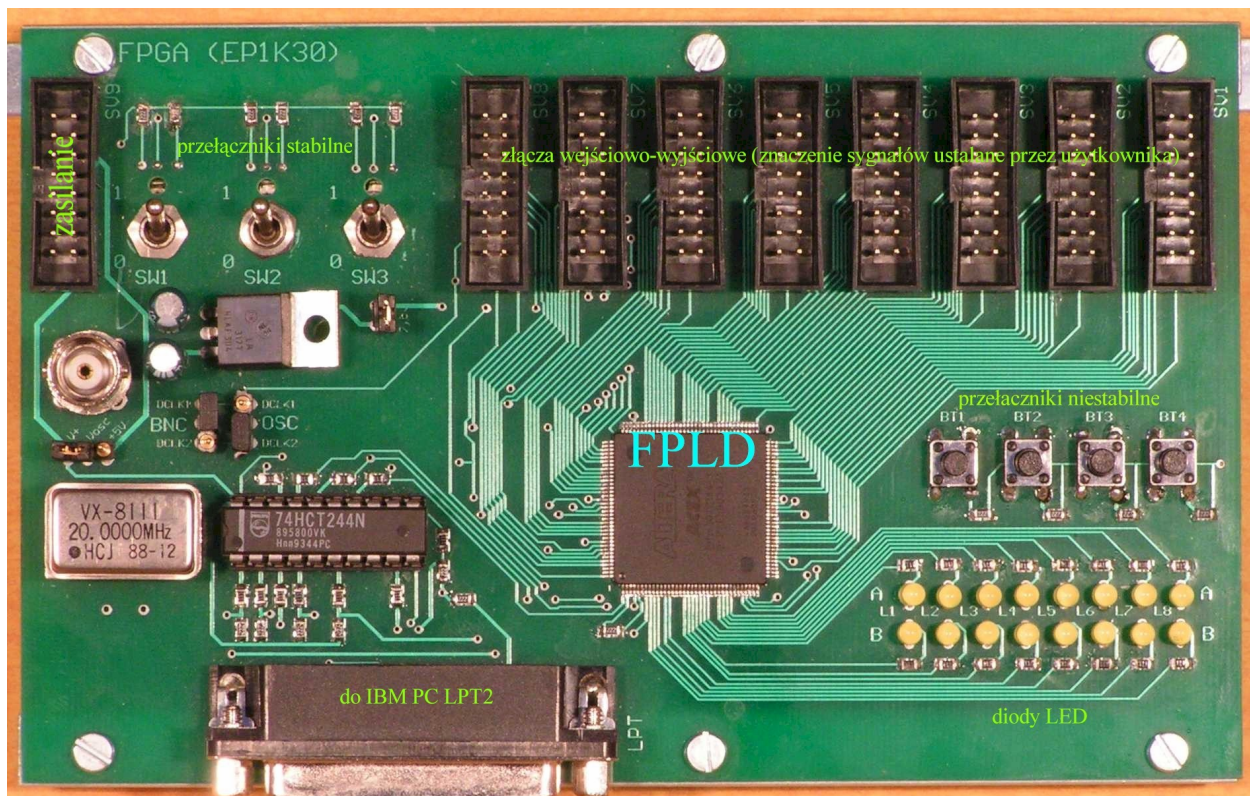


301_FPGA_EP1K30 – Moduł uniwersalny z układem FPLD

Opis ogólny

Moduł 301_FPGA_EP1K30 zawiera programowany przez użytkownika układ FPLD firmy ALTERA oraz osiem złączy SV1-SV8 z wyprowadzeniami tego układu, które w zależności od zapisanego w FPLD projektu mogą realizować zadania linii wejściowych, wyjściowych lub dwukierunkowych. Trzy przełączniki stabilne SW1, SW2 i SW3 oraz cztery niestabilne BT1, BT2, BT3 i BT4 pozwalają sterować układem bezpośrednio z modułu 301_FPGA_EP1K30. Szesnaście diod LED L1 .. L16 umożliwia wyświetlanie żądanych danych np. stanu układu bezpośrednio na module. Złącze szufladowe X2 po połączeniu ze złączem LPT2 komputera IBP PC umożliwia skonfigurowanie układu FPLD zgodnie z projektem przygotowanym w środowisku programowym MaxPlusII lub Quartus II.



Uwaga. Na zdjęciu pokazano przykładową konfigurację zwór, której nie należy traktować jako wzorcowej.

Umieszczony na module układ EP1K30TC144-30 jest zasilany trzema napięciami 5V i 3,3V oraz 2,5V. Napięcia 5V i 3,3V doprowadzane są z zasilacza za pomocą dowolnego ze złączy SVi (złącze SV9 jest dedykowane do połączenia modułu 301_FPGA_EP1K30 z zasilaczem) a napięcie 2,5 V wytwarzane jest bezpośrednio na module (służy do tego stabilizator IC2 – EZ1085CT).

Złącze programujące układ FPLD jest buforowane za pomocą układu IC1 – 74XCT244 zabezpieczając tym samym układ przed uszkodzeniem wywołanym niestarannym połączeniem modułu z komputerem IBM PC.

Złącza i elementy konfiguracyjne

Na każdym ze złącz SV_i wyprowadzono osiem sygnałów informacyjnych Di[7..0] gdzie i jest numerem złącza od 1 do 8 (np. na złączu SV8 dostępne są sygnały D87..D80), oraz zasilania zgodnie z wymaganiami systemu SML3. Na złączu SV9 występują tylko zasilania. Znaczenie tych sygnałów zależy od użytkownika.

Nr złącza	Numery wyprowadzeń układu EP1K30TC144-30								
	SV9	SV8	SV7	SV6	SV5	SV4	SV3	SV2	SV1
7		144	33	132	102	92	82	69	51
8		141	32	131	101	91	81	68	49
9		7	140	130	100	90	80	67	48
10		128	138	121	99	89	79	65	47
11		122	137	120	98	88	78	64	46
12		42	136	119	97	87	73	62	44
13		125 ^{CLK2}	135	118	96	86	72	60	43
14		55 ^{CLK1}	133	117	95	83	70	59	41

Pozostałe elementy modułu dołączone są do następujących końcówek układu FPLD:

Diody LED

LED	L1	L2	L3	L4	L5	L6	L7	L8	A
końcówka	20	21	22	23	26	27	28	29	
końcówka	19	18	17	13	12	10	9	8	B
LED	L9	L10	L11	L12	L13	L14	L15	L16	

Przełączniki i przyciski

Przełączniki stabilne

SW1A	SW1B	SW2A	SW2B	SW3A	SW3B
110	111	112	113	114	116

Przyciski

BT1	BT2	BT3	BT4
54	56	124	126

Przełączniki stabilne mają po dwa wyprowadzenia SW_iA i SW_iB dołączone do końcówek układu FPLD. Ustawienie przełącznika SW_i w pozycji górnej oznacza stan SW_iA=0 SW_iB=1 a w pozycji dolnej stan SW_iA=1 SW_iB=0. Przycisków tych nie należy używać jako sygnałów taktujących ze względu na zjawisko drgań styków w chwili zmiany ich stanu.

Ustalenie źródła sygnału taktującego (grubsza ramka oznacza zwore):

Ustawienie podstawowe		Ustawienie alternatywne		
CLK1	CLK1	CLK1	CLK1	CLK1<=OSC
BNC	OSC	BNC	OSC	55
CLK2	CLK2	CLK2	CLK2	CLK2<=BNC
				końcówka FPLD
				125

Niedopuszczalne jest inna konfiguracja zwór a w szczególności zwieranie dwóch źródeł sygnału taktującego.

Ustalenie napięcia zasilającego układ generatora

Ustawienie podstawowe

V+	V _{osc}	+5V
----	------------------	-----

Ustawienie alternatywne

V+	V _{oscV}	+5V
----	-------------------	-----

Zastosowany w module układ generatora powinien być zasilany napięciem +3,3V a więc należy ustawić zwory jak w ustawieniu podstawowym. Ustawienie alternatywne umożliwia zastosowanie układów zasilanych innym napięciem np. +5V.

Ustalenie napięcia zasilającego układ FPLD

Poniżej przełączników SWi został umieszczony stabilizator EZ1005CT wytwarzający napięcie +2,5V zasilające strukturę wewnętrzną układu FPLD. Napięcie to doprowadzane jest do FPLD za pośrednictwem zwory "2,5V" umieszczonej z prawej strony stabilizatora. Bez tej zwory układ nie będzie pracował.

Zastosowanie

Moduł przeznaczony jest do modelowania różnych układów cyfrowych począwszy od prostych układów kombinacyjnych i kilkustanowych automatów a kończąc na skomplikowanych układach opisywanych za pomocą języka VHDL realizujących funkcje rozbudowanych układów wejścia/wyjścia czy mikrokontrolerów o zadanej architekturze i liście instrukcji.

Zgodnie z filozofią systemu SML3 zaleca się aby moduł był zasilany za pośrednictwem złącza SV9 (lewego skrajnego) bezpośrednio z modułu zasilającego 010_psa. Moduły współpracujące z modułem 301_FPGA_EP1K30 powinny być zasilane poprzez złącza SVi, do których są dołączone.

Układ FPLD typu EP1K30TC144-3 umieszczony na opisywanym module można skonfigurować za pomocą oprogramowania firmy Altera: MaxPlusII lub Quartus. Projekt zawartości układu FPLD należy przygotować za pomocą schematu lub za pomocą zbioru tekstowego zawierającego opis w języku AHDL lub VHDL. Sposób przygotowania projektu w jeden z wyżej wymienionych sposobów opisują następujące dokumenty:

- **SML3_ALTERA-sch** - podstawowe informacje przydatne przy tworzeniu schematu
- **SML3_ALTERA-AHDL** - podstawowe informacje przydatne przy tworzeniu opisu projektu w języku AHDL

Kolejne kroki wykonania projektu (kompilacja, konfiguracja, zapis projektu w układzie FPLD) opisuje dokument **SML3_ALTERA-konfg**. Opis posługiwania się modułem symulatora w środowisku MaxPlusII został zamieszczony w dokumencie **SML2_ALTERA_SYM**. Wszystkie te dokumenty są dostępne w katalogu **ALTERA_opis**.